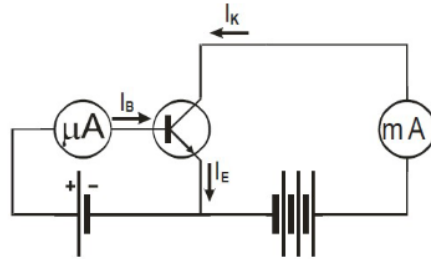


Unipolární tranzistor

- Jak se otevíral bipolární tranzistor?

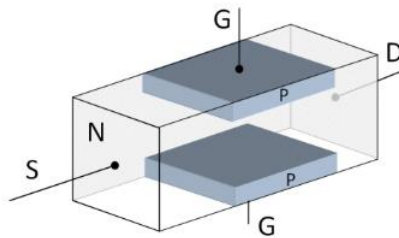
- ... otevřením PN přechodu báze-emitor, musel protékat proud bází (odsávat náboj z báze).



... proud do báze je většinou třeba něčím omezit, samotný PN přechod báze-emitor má velmi malý odpor!

○

- Tranzistor řízený elektrickým polem (Unipolární)

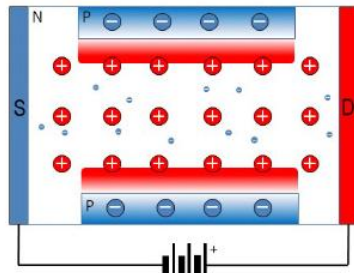


Do „výstupního“ obvodu je zde zapojeno „S“ a „D“.

„Vstupní“ obvod ovládá tranzistor přes „G“.

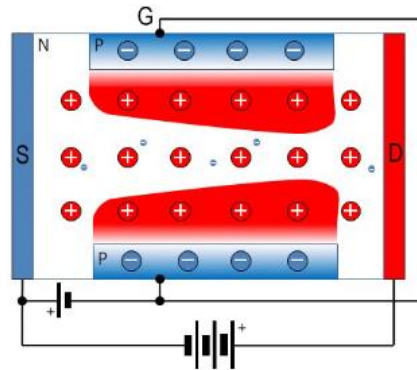
○

○ Kanál



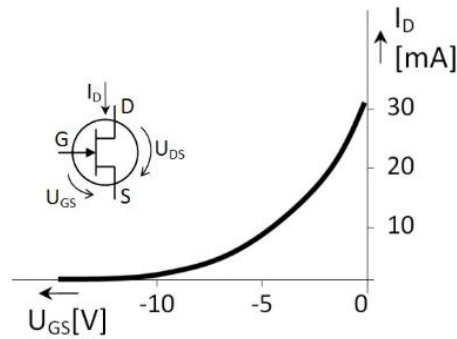
-
- Proud prochází kanálem mezi elektrodami „S“ a „D“ (zde polovodič typu N, tj. elektrony) je omezen šířkou kanálu.
- Co definuje šířku kanálu? Samozřejmě rozměry polovodiče a velikost vyprázdněných oblastí okolo přechodů P-N mezi „G“ a kanálem.

▪ Ovládání šířky (vodivosti) kanálu

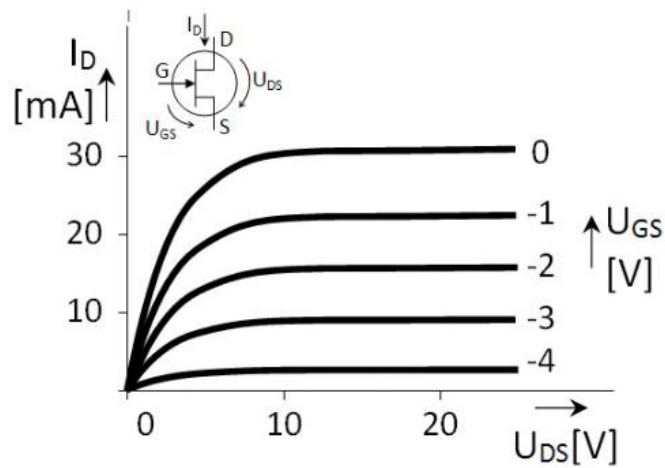


-
- **Závěrné polarizování** PN přechodu G-S zvětšuje vyprázdněné oblasti, a tak škrtí kanál!
- Přitom **nepotřebují proud** (tj. konat práci), stačí, že je tam elektrické pole.

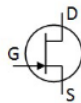
○ Přenosová charakteristika



○ Výstupní charakteristika



○ Unipolární x bipolární



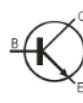
Field Effect Transistor (**FET**)

Gate – Source – Drain

řídí se napětím mezi G a S,

proud do G neteče
(velký vstupní odpor v řádu $10^8 \Omega$ a více),

„škrtí“ se kanál z jednoho druhu polovodiče (P nebo N) mezi S a D.



Bipolar Junction Transistor (**BJT**)

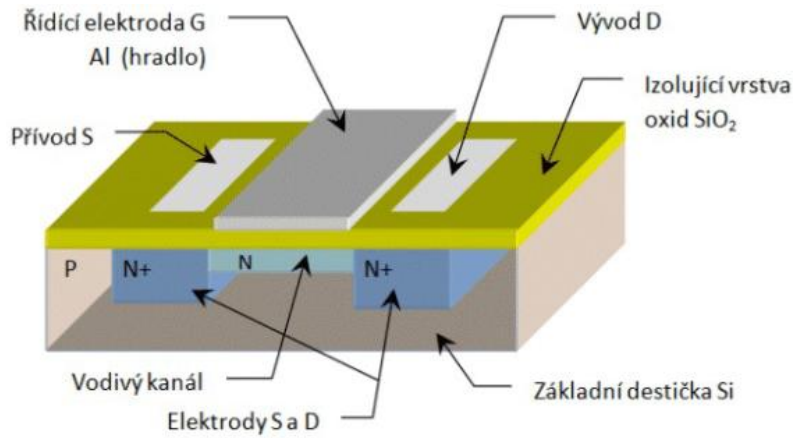
Base – Emitter – Collector

řídí se otevřením přechodu B – E,

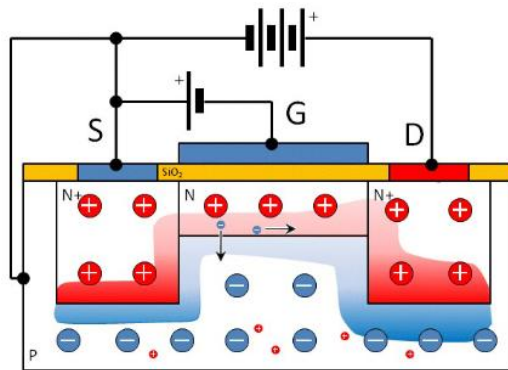
proud do B teče
(malý vstupní odpor),

proud pak prochází „sendvičem“ polovodičů (PNP nebo NPN) mezi E a C.

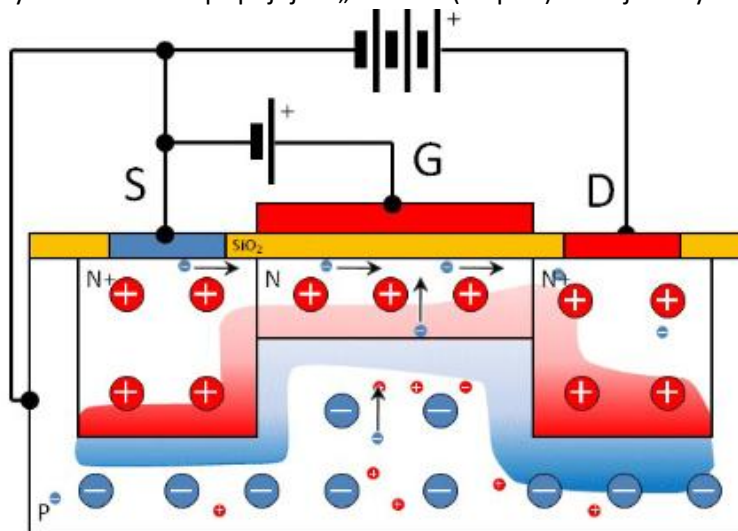
- **MOSFET (s vodivým kanálem)**



-
- Velmi snadný na výrobu plošným způsobem na křemíkové destičce – čipu.
- Díky izolační vrstvě mezi G a kanálem má obrovský vstupní odpor (až $10^{17} \Omega$)

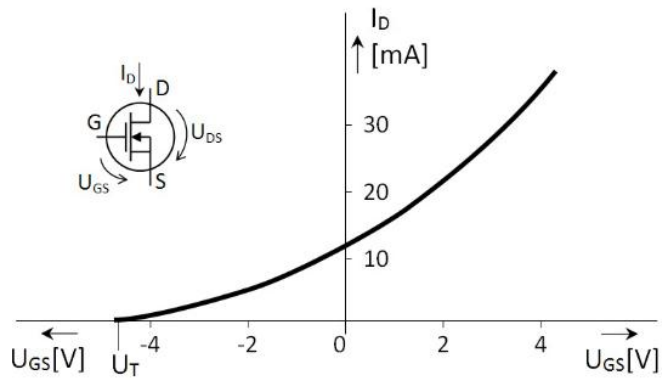


-
- **- Rezistivě zapojen MOSFET**
- P – substrát – funguje jako izolace, např. v případě, když jsou víc tranzistorů vedle sebe, typicky se spojuje se source elektrodou
- Povšimněte si, že tranzistor má vlastně 4 elektrody – S, D, G a „substrát“ Je totiž třeba definovat potenciál, proti kterému se nastavuje potenciál elektrody G.
- Obvykle se substrát připojuje k „Source“ (resp. D) a tak jsou vyvedeny tři elektrody.



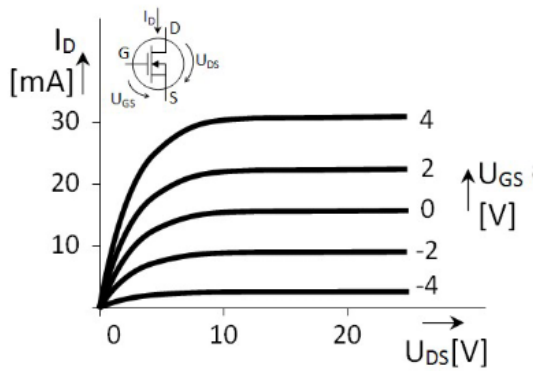
-
- **Vodivěji zapojen**

- **Přenosová charakteristika**

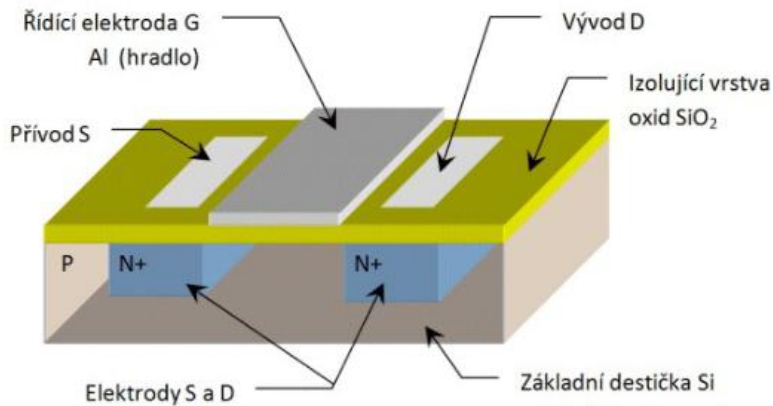


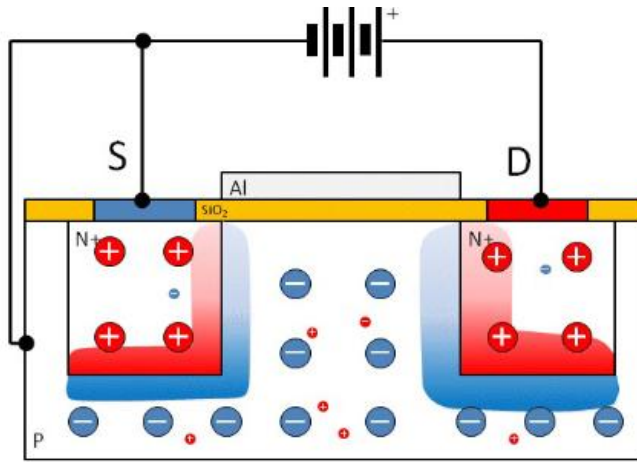
- U_T – prahové napětí, hodnota, při kterém se už otevře kanál a začne ním téct proud

- **Výstupní charakteristika**

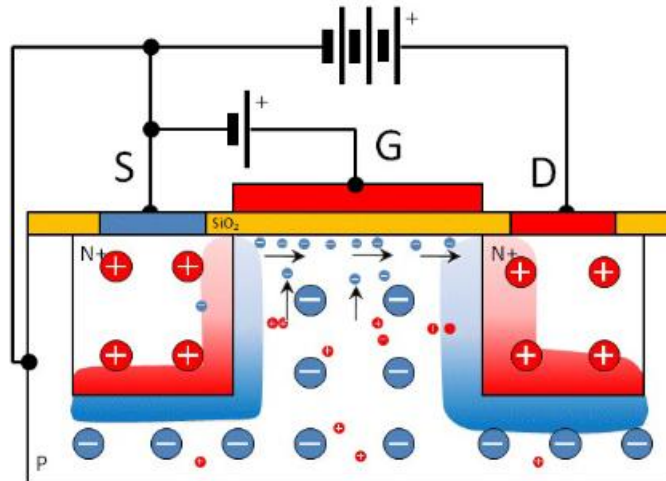


- **MOSFET (s indukovaným kanálem)**





- Mezi S a D je „sendvič“ NPN, kolem přechodů vznikají vyprázdněné oblasti (bez nosičů, zato s prostorovým nábojem) a proud tedy touto cestou procházet nemůže – tranzistor je zavřen



- Kladné napětí na G přitáhne elektrony „nahoru“ k izolační vrstvě (podobně jako v kondenzátoru). Tak se vytvoří oblast se zápornými nosiči náboje (jako v polovodiči N), tj. vznikne N kanál, propojující S a D.

Režimy činnosti tranzistoru

$U_{GS} < U_t$... kanál není, tranzistor uzavřen

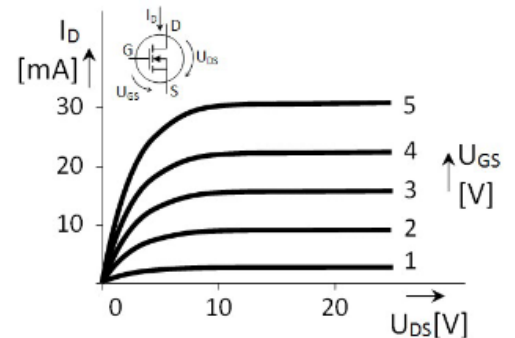
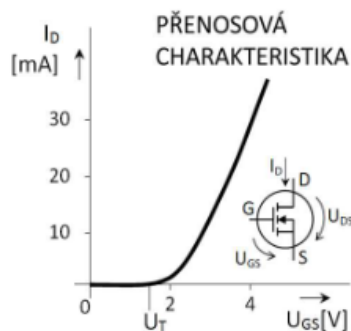
$U_{GS} = U_t$... kanál se právě vytvořil, ale tranzistor stále uzavřen

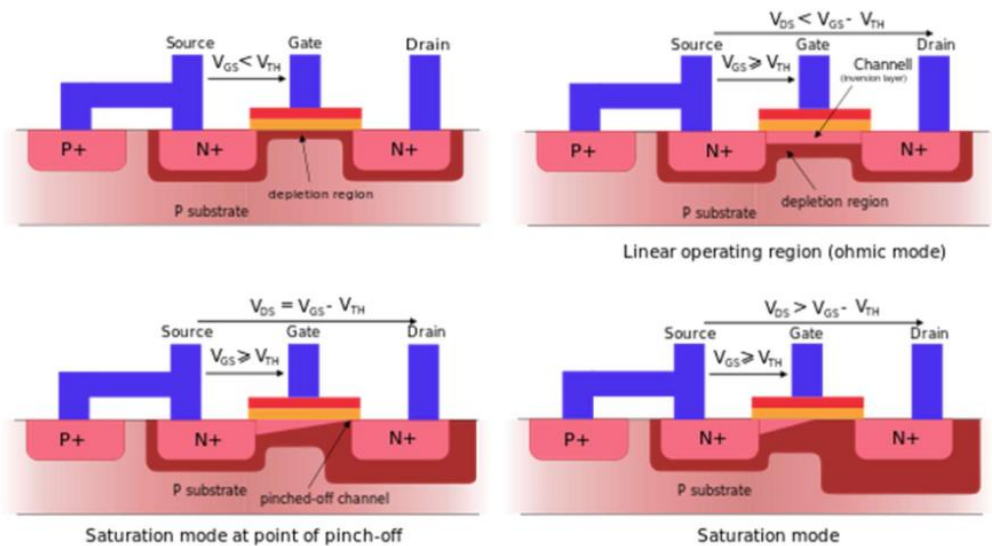
$U_{GS} > U_t$... transistor otevřen, může být buď:

v lineárním režimu

nebo

v saturaci



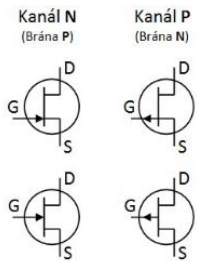


- Existuje nějaké prahové napětí ($V_{th} = U_t$), je-li V_{GS} menší, tranzistor se neotevře!

- Od každého typu existují dvě varianty – s kanálem N a s kanálem P

JFET

izolaci mezi hradlem a kanálem tvoří závěrně polarizovaný přechod PN

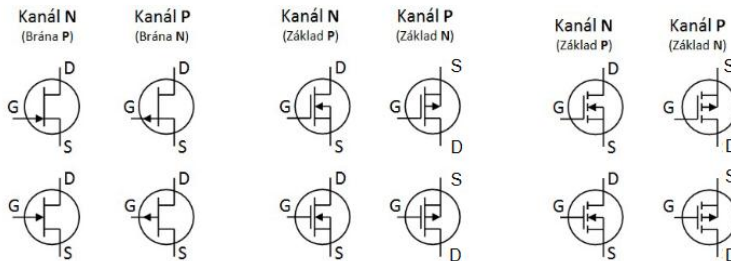


MOSFET

izolaci mezi hradlem a kanálem tvoří nevodivá vrstvička oxidu, je velmi tenká a proto citlivá na větší napětí, např. statickou el.

s vodivým kanálem

s indukovaným kanálem



- Typický datový list

FAIRCHILD SEMICONDUCTOR March 2010

BS170 / MMBF170

N-Channel Enhancement Mode Field Effect Transistor

General Description

These N-Channel enhancement mode field effect transistors are produced using Fairchild's proprietary, high cell density, DMOS technology. These products have been designed to minimize on-state resistance while provide rugged, reliable, and fast switching performance. They can be used in most applications requiring up to 500mA DC. These products are particularly suited for low voltage, low current applications such as small servo motor control, power MOSFET gate drivers, and other switching applications.

Features

- High density cell design for low $R_{DS(ON)}$.
- Voltage controlled small signal switch.
- Rugged and reliable.
- High saturation current capability.

BS170

TO-92

MMBF170

SOT-23

Drain D
Gate G
Source S

- **Enhancement mode** – indukovaný kanál

Absolute Maximum Ratings $T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	BS170	MMBF170	Units
V_{DSS}	Drain-Source Voltage	60		V
V_{DGR}	Drain-Gate Voltage ($R_{GS} \leq 1\text{M}\Omega$)	60		V
V_{GSS}	Gate-Source Voltage	± 20		V
I_D	Drain Current - Continuous - Pulsed	500	500	mA
		1200	800	
T_J, T_{STG}	Operating and Storage Temperature Range	- 55 to 150		$^\circ\text{C}$
T_L	Maximum Lead Temperature for Soldering Purposes, 1/16" from Case for 10 Seconds	300		$^\circ\text{C}$

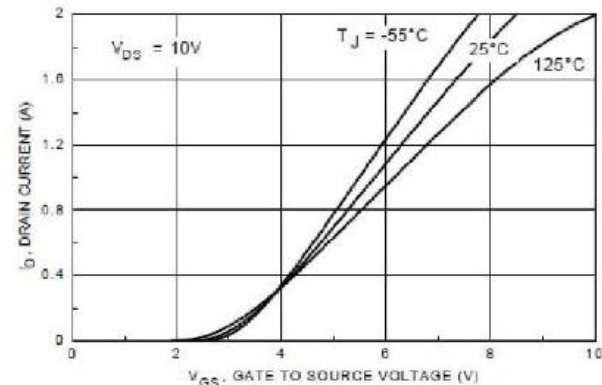
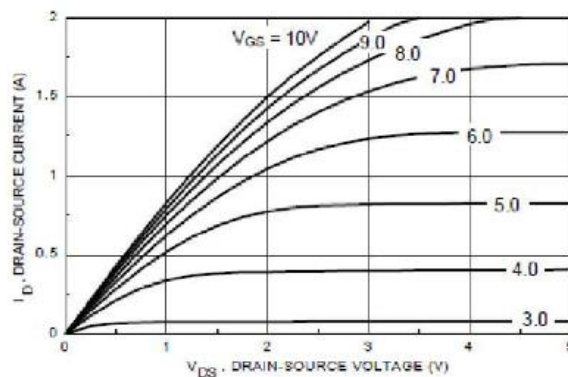
Thermal Characteristics $T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	BS170	MMBF170	Units
P_D	Maximum Power Dissipation Derate above 25°C	830	300	mW
		6.6	2.4	$\text{mW}/^\circ\text{C}$
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient	150	417	$^\circ\text{C}/\text{W}$

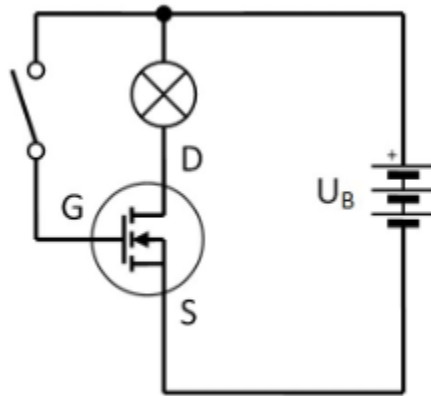
Electrical Characteristics $T_A = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Conditions	Type	Min.	Typ.	Max.	Units
OFF CHARACTERISTICS							
BV_{DSS}	Drain-Source Breakdown Voltage	$V_{GS} = 0\text{V}, I_D = 100\mu\text{A}$	All	60			V
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS} = 25\text{V}, V_{GS} = 0\text{V}$	All			0.5	μA
I_{GSSF}	Gate - Body Leakage, Forward	$V_{GS} = 15\text{V}, V_{DS} = 0\text{V}$	All			10	nA
ON CHARACTERISTICS (Notes 1)							
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS} = V_{GS}, I_D = 1\text{mA}$	All	0.8	2.1	3	V
$R_{DS(on)}$	Static Drain-Source On-Resistance	$V_{GS} = 10\text{V}, I_D = 200\text{mA}$	All		1.2	5	Ω
g_{FS}	Forward Transconductance	$V_{DS} = 10\text{V}, I_D = 200\text{mA}$	BS170		320		mS
		$V_{DS} \geq 2 V_{DS(on)}, I_D = 200\text{mA}$	MMBF170		320		
Dynamic Characteristics							
C_{iss}	Input Capacitance	$V_{DS} = 10\text{V}, V_{GS} = 0\text{V}, f = 1.0\text{MHz}$	All		24	40	pF
C_{oss}	Output Capacitance		All		17	30	pF
C_{rss}	Reverse Transfer Capacitance		All		7	10	pF
Switching Characteristics (Notes 1)							
t_{on}	Turn-On Time	$V_{DD} = 25\text{V}, I_D = 200\text{mA}, V_{GS} = 10\text{V}, R_{GEN} = 25\Omega$	BS170			10	ns
		$V_{DD} = 25\text{V}, I_D = 500\text{mA}, V_{GS} = 10\text{V}, R_{GEN} = 50\Omega$	MMBF170			10	
t_{off}	Turn-Off Time	$V_{DD} = 25\text{V}, I_D = 200\text{mA}, V_{GS} = 10\text{V}, R_{GEN} = 25\Omega$	BS170			10	ns
		$V_{DD} = 25\text{V}, I_D = 500\text{mA}, V_{GS} = 10\text{V}, R_{GEN} = 50\Omega$	MMBF170			10	

- I_{DSS} – kolik proudu teče, když je brána zavřená
- $R_{DS(on)}$ – rezistivita skrz drain-source, když je tranzistor otevřený

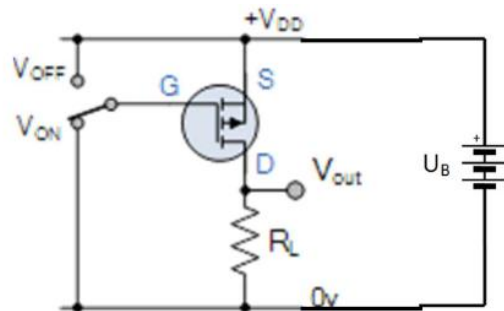


○ n-kanál MOS jako spínač



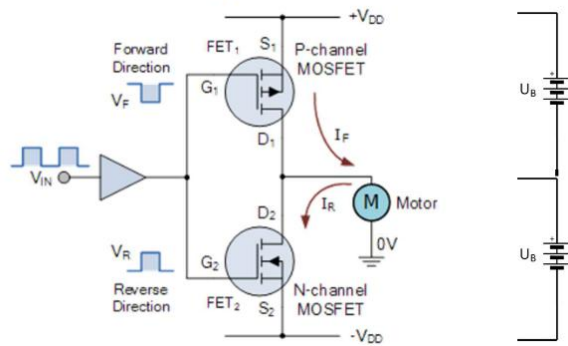
-
- Pověšimněte si:
- N kanál má **substrát spojený s S** (source = zdroj elektronů)
 - → na S bývá **záporný pól** zdroje
 - → **kanál otevírá kladné napětí** na G (proti substrátu, tj. proti S)
 - → otevřený **kanál přivádí záporný pól zdroje** (elektrony) na D
 - → spotřebič je na D
 - → tranzistor vlastně **připojuje záporný pól zdroje ke spotřebiči**

○ p-kanál MOS jako spínač



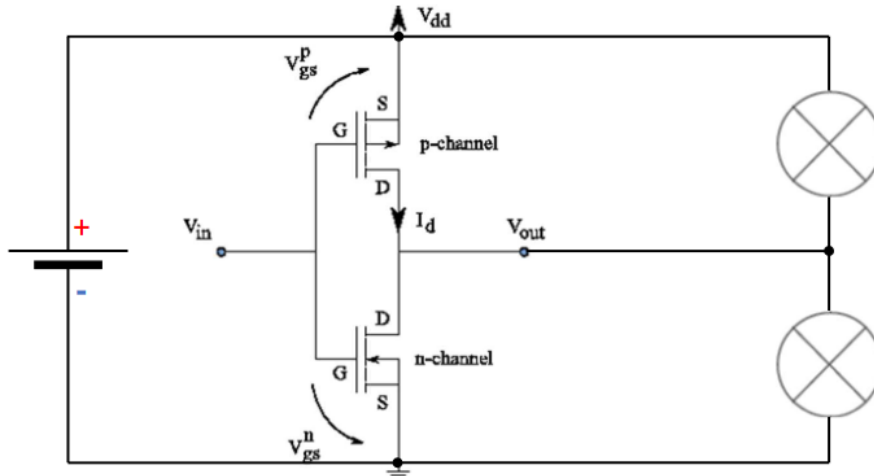
-
- Pověšimněte si:
- P kanál má **substrát spojený s S** (source = zdroj děr)
 - → na S bývá **kladný pól** zdroje
 - → **kanál otevírá záporné napětí** na G (proti substrátu, tj. proti S)
 - → otevřený **kanál přivádí kladný pól zdroje** (díry) na D
 - → spotřebič je na D
 - → tranzistor vlastně **připojuje kladný pól zdroje ke spotřebiči**.

○ Komplementární dvojice

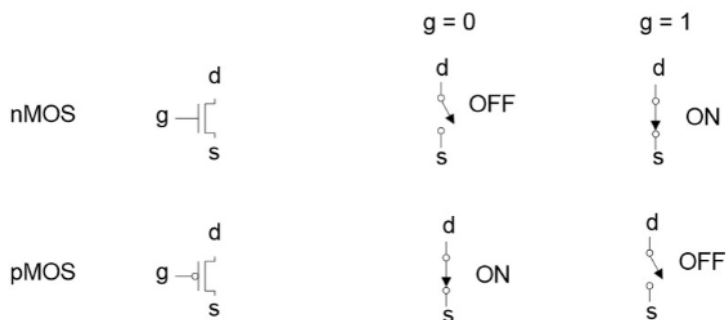


-
- p-kanál spíná kladný pól zdroje → motor se bude točit jedním směrem
- n-kanál spíná záporný pól zdroje → motor se bude točit druhým směrem
 - → protože G obou tranzistorů jsou spojeny dohromady, bude vždy jen jeden otevřen
 - → každý tranzistor spíná vždy opačnou polaritu, než jaká otevírá jeho kanál
 - → invertuje to!

○ Logický člen – invertor

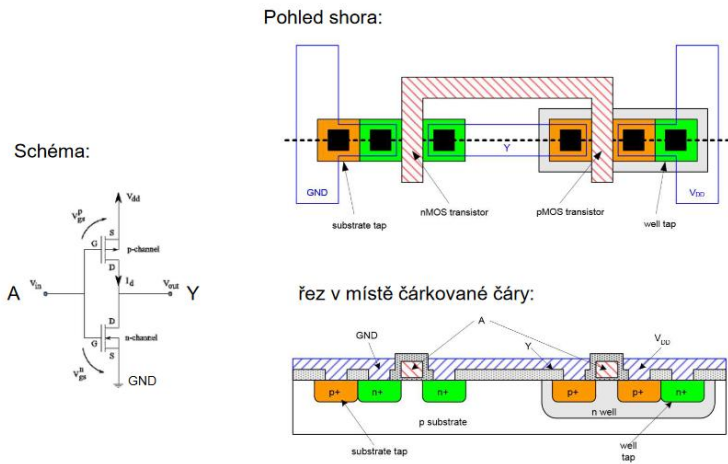


- MOS tranzistor jako spínač v logických obvodech



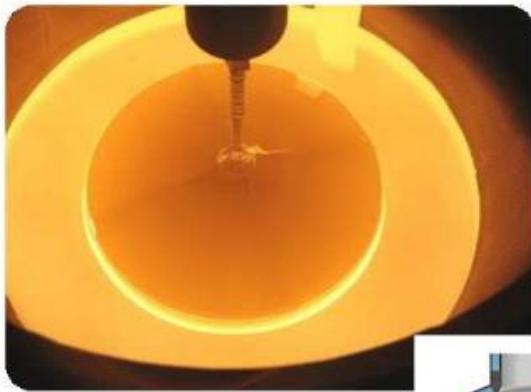
○

- Jak je vyroben inverter?

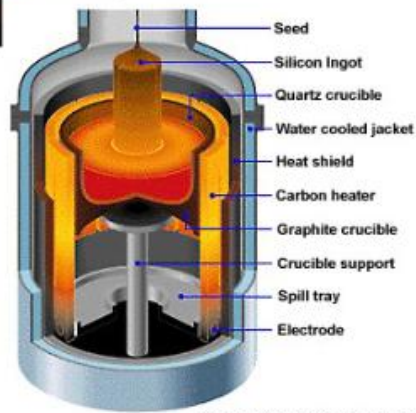


○

- Křemíkový wafer



Křemíkový ingot, který je tvořen jediným velkým krystalem křemíku, se získává pomalým tažením z roztaveného křemíku.

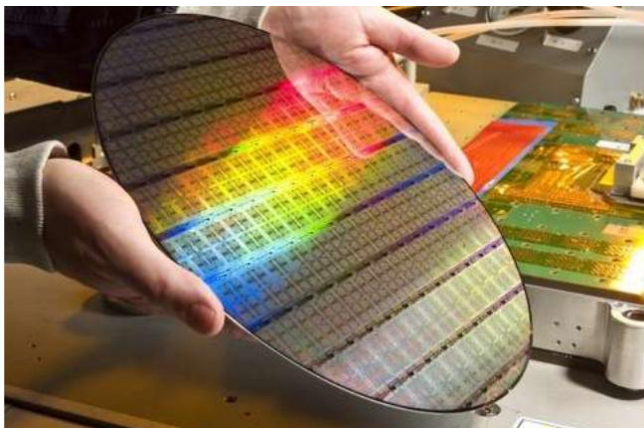


Cz crystal pulling furnace

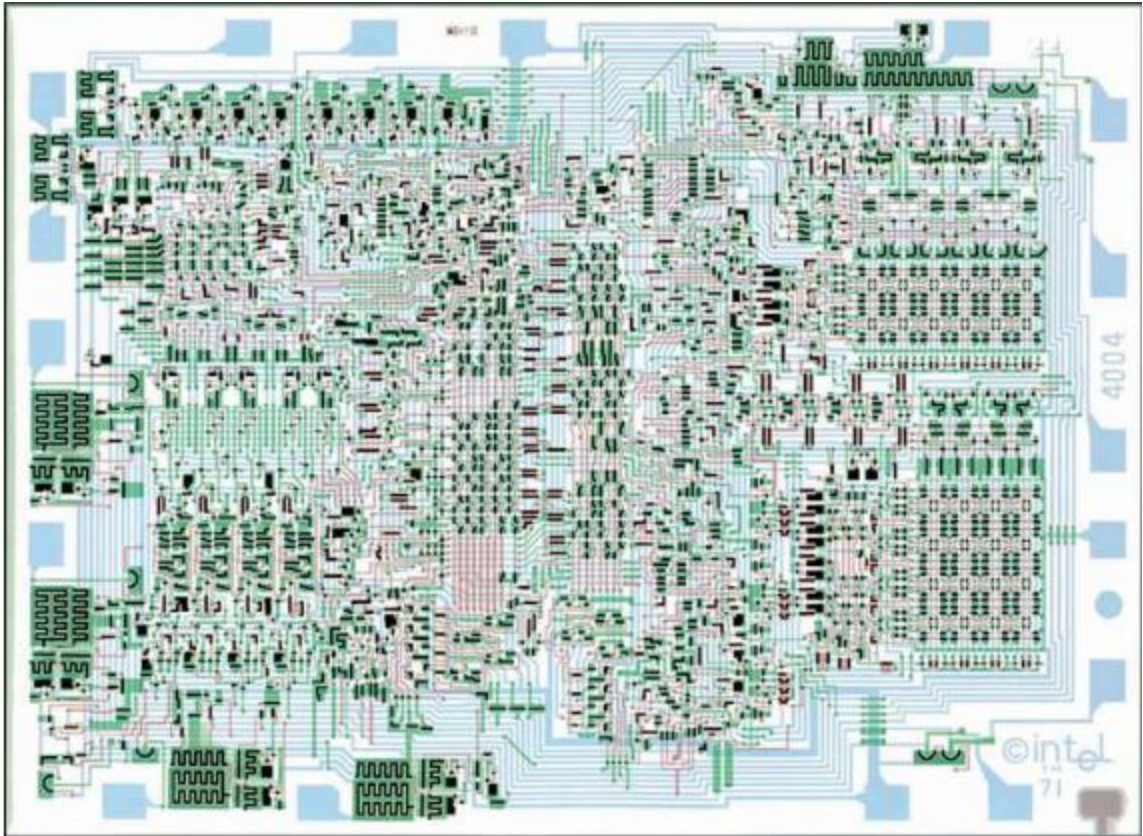


Získaný ingot se pak krájí na plátky, na nichž se budou vytvářet polovodivé struktury.

○



○



- - Struktura čipu prvního mikroprocesoru (Intel 4004, rok 1971)
 - <http://www.4004.com/assets/4004-lajos-schematics.gif>

- Jak se vyrobí invertor?

- 1. Křemíková destička (wafer) je nadotovaná jako typ P.



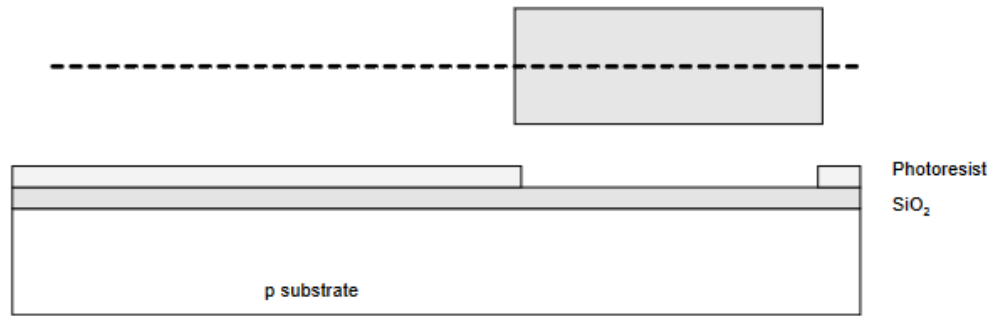
- 2. Povrch se nechá oxidovat při 900 – 1200 °C



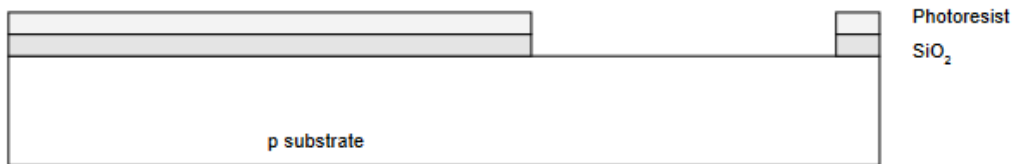
- 3. V odstředivce se nanese tenká vrstvička fotorezistu (lak citlivý na světlo)



- 4. Fotorezist se exponuje světlem přes masku, ze zastíněného místa se pak snadno odstraní.



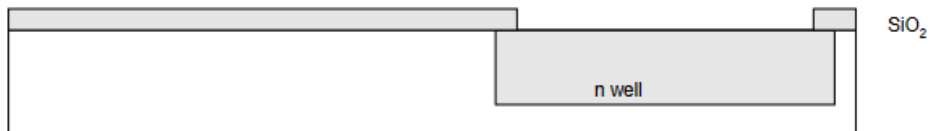
- 5. Leptáním v lázni kyseliny fluorovodíkové se odleptá vrstvička oxidu tam, kde není chráněna fotorezistem.



- 6. Fotorezist se odstraní směsí kyselin, protože v dalším kroku by se taval.



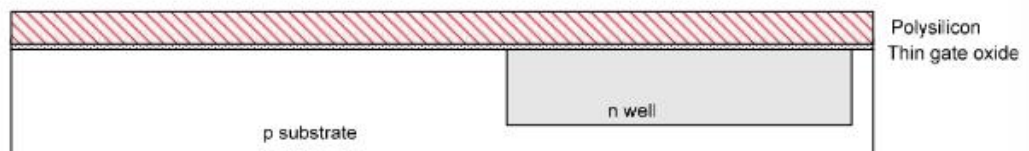
- 7. Formuje se jáma polovodiče typu N pomocí difúze nebo iontové implantace:
 - buď se wafer vloží do plynného arsenu a ohřívá se, až atomy arsenu difundují do křemíku (v místě, kde není chráněn oxidem)
 - nebo se wafer bombarduje proudem iontů arsenu (pronikají do křemíku opět tam, kde není chráněn oxidem).



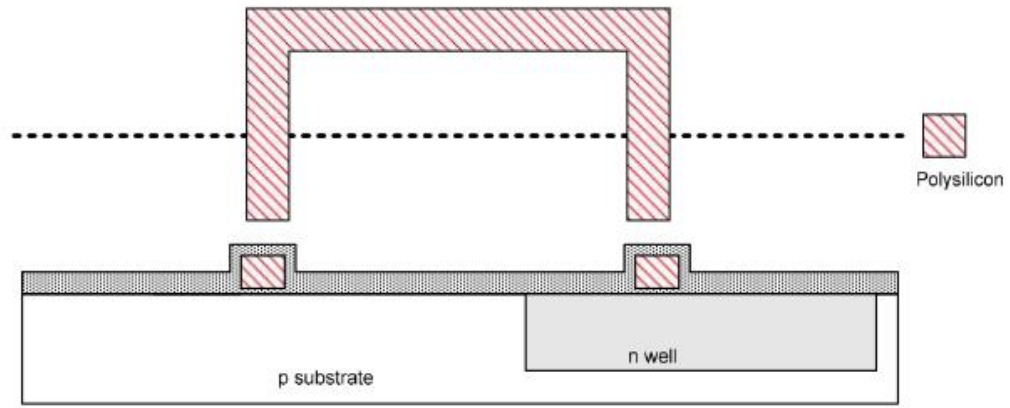
- 8. Vrstva oxidu se odstraní kyselinou fluorovodíkovou.



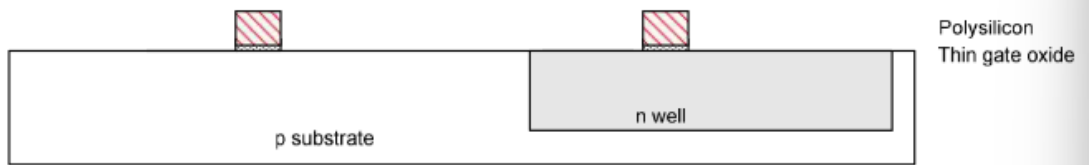
- 9. Vytvoří se velmi tenká vrstva oxidu, která bude tvořit izolaci G (6-7 vrstev atomů)
 - Na ni se nanese vrstva polykrystalického křemíku (bude tvořit elektrodu G):
 - v prostředí s plynem SiH₄ (Silan, něco jako metan, ale místo uhlíku je křemík) se vytvoří vrstva složená z mnoha malých krystalů křemíku, která se silně dotuje, aby byla dobře vodivá.



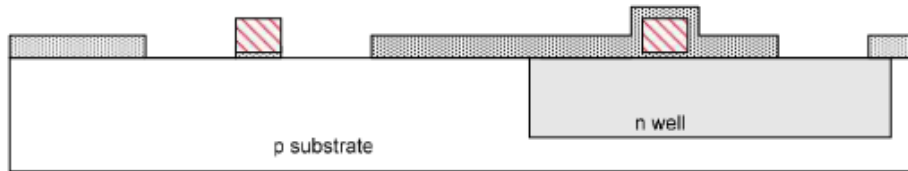
- 10. Fotolitografickým procesem se zformuje tvar elektrody G:



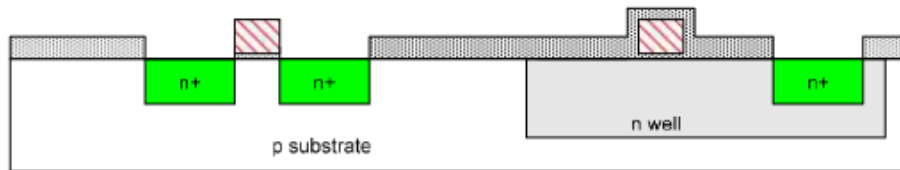
- 11. Opět vrstva oxidu, která bude chránit místa, která nechceme dotovat jako N.



- 12. Fotolitografickým procesem se odstraní oxid tam, kde se bude dotovat.



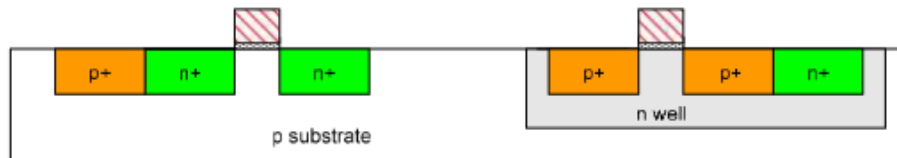
- 13. Difúze nebo iontová implantace:



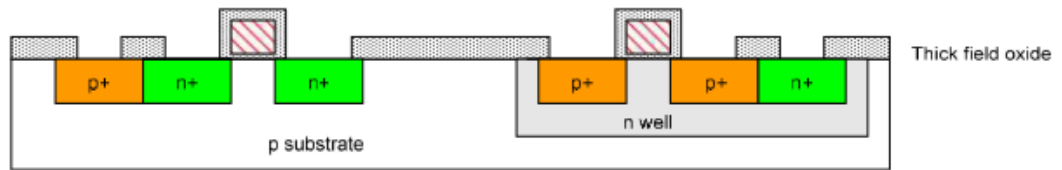
- 14. Odstranění oxidu:



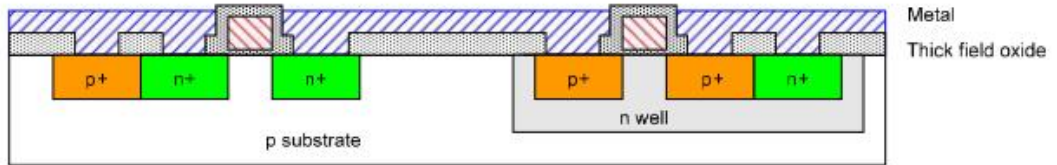
- 15. Obdobně se dotují místa P.



- 16. Maska z oxidu jako izolace tam, kde nechceme kontakty.

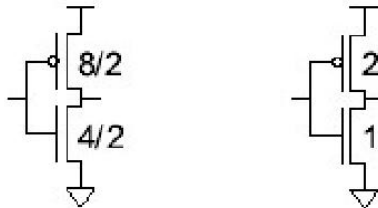
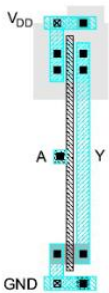


- 17. Kovové propoje a kontakty (typicky hliník).

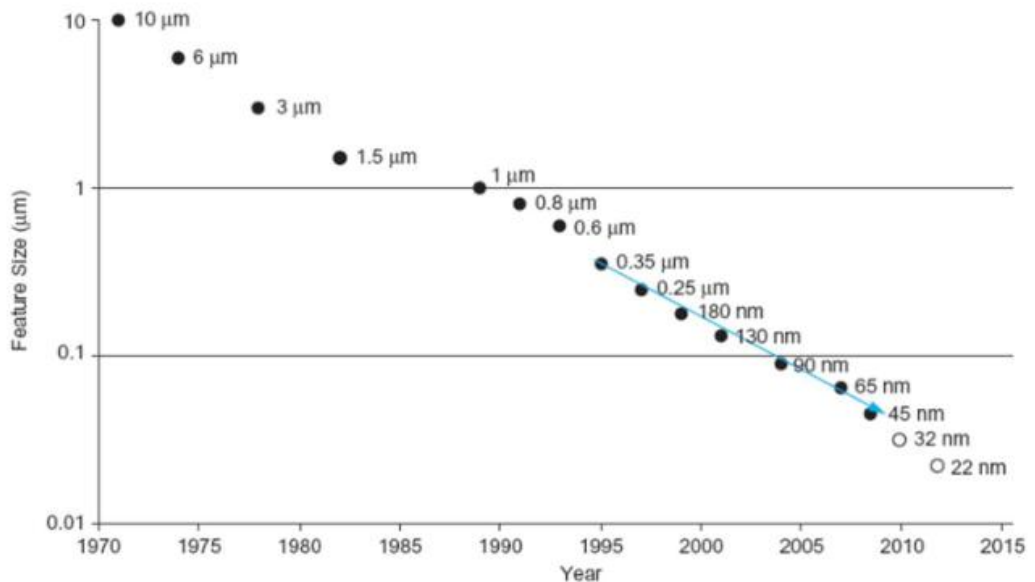


- Výroba čipů

- <https://ig.ft.com/microchips/>
- Čip je specifikován sadou masek.
- Nejmenší rozměr otvoru na masce určuje rozměry tranzistorů (a tedy rychlost, spotřebu a cenu). Označuje se λ .
- Rozměry se zmenšují asi o 30% každé 3 roky.
- Základní rozměry tranzistorů jsou šířka/délka kanálu, nejmenší je $4\lambda / 2\lambda$, někdy nazýváno 1 jednotka.

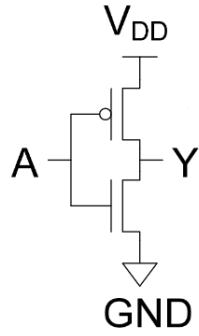
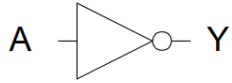


- Zmenšování



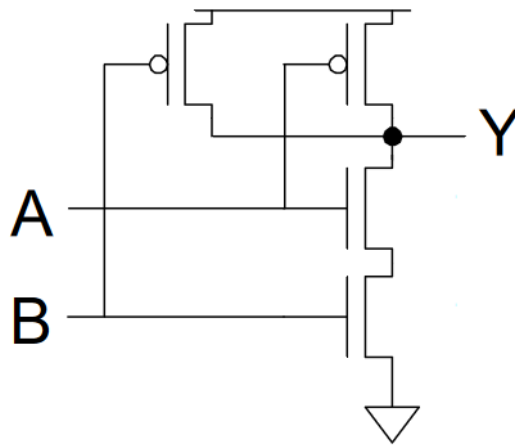
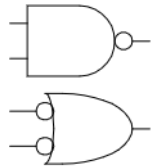
- CMOS Invertor

A	Y
0	
1	



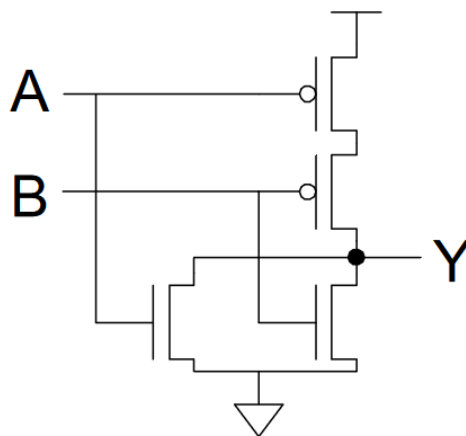
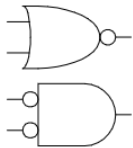
- CMOS NAND

A	B	Y
0	0	
0	1	
1	0	
1	1	



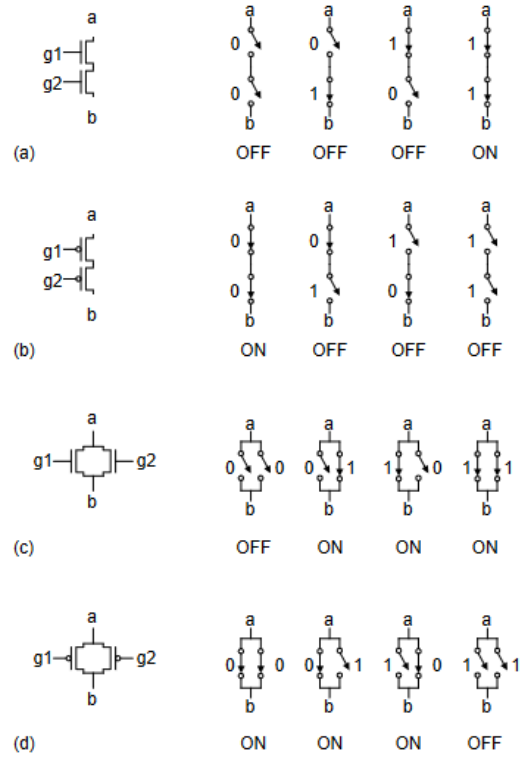
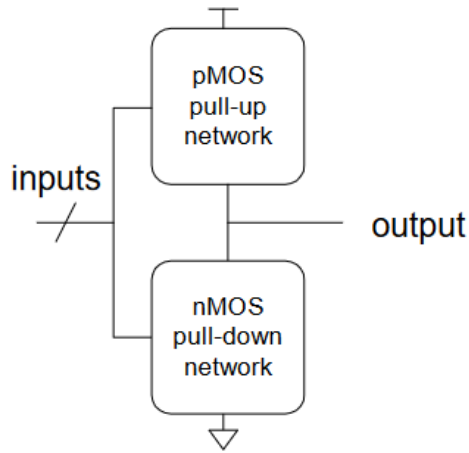
- CMOS NOR

A	B	Y
0	0	
0	1	
1	0	
1	1	



o

- CMOS obecně



○